طراحی و مدل‌سازی واحد ورودی – خروجی دیجیتال سیستم حفاظت خودکار قطار به‌منظور اعمال ترمز و مقایسه با نمونه واقعی

مقاله علمی - پژوهشی

محمدعلی صندیدزاده*، دانشیار، دانشکده مهندسی راه آهن، دانشگاه علم و صنعت ایران، تهران، ایران
محمدرضا داودی، دانش آموخته کارشناسی ارشد، دانشکده مهندسی راه آهن، دانشگاه علم و صنعت ایران، تهران، ایران
*پست الکترونیکی نویسنده مسئول: sandidzadeh@iust.ac.ir

دریافت: ۱۴۰۱/۱۰/۲۳- پذیرش: ۱۴۰۲/۰۴/۲۸
صفحه ۴۱۹-۳۹۹

چکیده

از مهم‌ترین بخش‌های ایمنی هر شبکه ریلی درکشورهای مختلف سیستم ترمزگیری است. کلیه مراحل به‌کارگیری ترمز در سیستم‌های مدرن با کمک سیستمی به نام ATP صورت می‌گیرد. این سیستم از واحدهای مختلفی تشکیل‌شده است. یکی از مهم‌ترین بخش‌ها، واحد دیجیتال ورودی- خروجی حیاتی جهت کنترل و به‌کارگیری ترمز است که VDX نامیده می‌شود. ما ابتدا سیستم حفاظت خودکار قطار ساخت شرکت بمباردیه مورداستفاده در مترو تهران را تحلیل می‌کنیم. ازآنجایی‌که واحد VDX در این سیستم کنترل ترمز و درب‌های سمت راست و چپ قطار را بر عهده دارد، لذا پس از بررسی این واحد، طرحی ارایه‌شده که تمامی نکات ایمنی و قابلیت اعتماد در آن رعایت شده است. همچنین این طرح شامل دو پردازنده، ٤ مدار رابط ترمز، ۲ مدار رابط کنترل‌کننده درب‌های راست و چپ، ۶ رله، ۶ درایور، ۳ سنسور جریان، فیدبک فشار لوله‌های سیستم ترمزی و به ازای هر درب ۱ سوئیچ است. ابتدا وضعیت سوئیچ‌های درب‌های سمت راست و چپ بررسی می‌شوند، اگر درب‌ها بسته باشد ترمزها آزاد و اگر درب‌ها باز باشند، ترمزها درگیر می‌شوند. همچنین هرچند میلی‌ثانیه یک‌بار وضعیت درب‌ها چک می‌شود و باز شدن درب‌ها را به‌عنوان یک خطا تلقی می‌کند. سیستم دارای دو واحد پردازنده کنترلی، یک واحد تشخیص خطا، مدارات رابط ترمز و رابط درب‌های سمت راست و چپ است. این واحد بر اساس سیگنال‌های High-Low رسیده از طرف پردازنده‌های کنترلی بر پردازنده‌ها، بر اساس سیگنال‌های ارسالی سنسورها بر درایورها، رابط ترمز و رله‌ها و بر اساس جریان سوئیچ‌ها بر درب‌های راست و چپ نظارت می‌کند.

واژه‌های کلیدی: ترمز، VDX، کنترل درب‌های راست و چپ، مدار رابط ترمز، تشخیص و ردیابی خطا

۱- مقدمه

باتوجه به رشد روز افزون جمعیت شهری و لزوم جابجایی مناسب، سیستم حمل ونقل مترو در کلان شهرها به عنوان راهکار اساسی همواره مدنظر صاحب نظران جهت رفع مشکلات ترافیک شهرها قرار گرفته است. رشد وتوسعه‌ی خطوط مترو در شهرهای بزرگ دنیا منجر به رشد و توسعه در تکنیک ها و تجهیزات بکار برده در آن شده است. یکی از مهمترین فاکتورها در خطوط مترو ایمنی بالا همراه با توان جابجایی بالای مسافر با سرعت مناسب است. جهت نیل به این هدف سیستم‌های کنترل ترافیک و سیگنالینگ در شبکه حمل و نقل ریلی بالاخص مترو به شدت پیشرفت نموده است. کنترل کلیه قطارها از مرکز کنترل ترافیک انجام می پذیرد وهر لحظه تردد آنها مورد بررسی و کنترل قرار می‌گیرد. مهمترین رکن و هدف سیستم‌های راه آهن شهری هدایت قطار و کنترل آن به طور ایمن و صحیح است. مجموعه‌ای از ادوات سخت افزاری که جهت اجرا و کنترل فرامین صادر شده از مرکز کنترل ترافیک مورد استفاده قرارگرفته است که این وظیفه را برعهده دارد با نام سیستم سیگنالینگ شهرت یافته است. کاملاً واضح است که اگر بنا باشد سیستم‌های حمل ونقل ریلی مانند

راه آهن و مترو ایمن باشند تنها مدرن بودن سیستم سیگنالینگ کافی نیست. یک سیستم جدید که به نام حفاظت اتوماتیک قطار خوانده می‌شود به تدریج توسعه یافت به طوریکه در کنار تجهیزات نصب شده در مراکز کنترل و طول خطوط، کنترل وایمنی کامل حرکت قطارها را تضمین می نماید. امروزه حمل‌ونقل ریلی توسعه چشم‌گیری در سرتاسر دنیا داشته است. در این نوع حمل‌ونقل مهم‌ترین اصلی که باید در نظر گرفته شود، امنیت و حفظ جان مسافرین است، ازاین‌رو بحث ایمنی در کنترل قطارها مطرح می‌شود. یکی از مهم‌ترین بخش‌های ایمنی هر شبکه ریلی درکشورهای مختلف سیستم ترمزگیری ناوگان ریلی است. کلیه مراحل به‌کارگیری ترمز در سیستم‌های مدرن امروزی با کمک سیستمی به نامATPصورت می گیرد. این سیستم از واحدهای مختلفی تشکیل‌شده است. یکی از مهم‌ترین بخش‌های این سیستم واحد دیجیتال ورودی/خروجی حیاتی جهت کنترل و به‌کارگیری ترمز است کهVDX نامیده می‌شود.

یکی از روش‌های افزایش ایمنی سیستم ارائه راهکاری در جهت خود چک بودن واحد به‌کارگیری ترمز بوده است. در این مقاله سعی می‌شود ایمنی سیستم کنترل ترمز بعد از خود چک بودن رابط ترمز، مورد ارزیابی کیفی قرار گیرد. علاوه بر طراحی ایمن مدار کنترل ترمز باید سیستم هوشمند کنترل قطار نیز کاملاً ایمن و بدون هیچ‌گونه خطایی باشد. از مهم‌ترین مسائلی که می‌توان در مورد این نوع سیستم‌ها در نظر گرفت بهینه‌سازی مصرف انرژی، زمان‌بندی حرکت قطارها به‌منظور استفاده بهینه از ظرفیت خط و درنهایت افزایش سرعت قطارها باهدف کاهش هدوی در یک سطح ایمنی ثابت است. امروزه سیستم کنترل هوشمند قطار امکان حرکت امن‌تر و به‌صرفه‌تر را فراهم می‌سازد. فلسفه استفاده از سیستم‌های کنترلی هوشمند وقوع تصادفات و برخوردها در راه‌آهن و عدم توانایی انسان در تصمیم‌گیری و عکس‌العمل به‌موقع است. این سیستم دخالت انسانی در تصمیم‌گیری‌های حیاتی و مهم را تا حد امکان کاهش می‌دهد.

مهم‌ترین و حیاتی‌ترین بخش این سیستم هوشمند، درواقع سیستم حفاظت خودکار قطار است که یکی از وظایف مهم آن اعمال و آزاد کردن ترمز قطار در مواقع اضطراری جهت جلوگیری از برخورد قطارها است. سیستم حفاظت خودکار قطار قبل از اعمال ترمز با استفاده از دستورات دریافتی از مرکز کنترل و سیگنال‌های کنار خط به راهبر هشدار می‌دهد تا فرایند ترمزگیری را آغاز کند، اگر راهبر به‌موقع ترمزها را فعال نکند، سیستم حفاظت خودکار قطار توسط مدار کنترلی ترمز یعنی همان واحد VDX اقدام به فعال کردن ترمز اضطراری می‌کند تا قطار در پشت سیگنال قرمز بلاک اشغال‌شده متوقف شود. کنترل‌کننده هوشمند ترمز قطار این عمل را با توجه به وضعیت سیگنال‌های کنار خط و اطلاعات ارسال‌شده توسط اینترلاکینگ هر ایستگاه انجام می‌دهد و کلیه اطلاعات مربوط به هر فرآیند را ذخیره می‌نماید.(Konyavskiy et al., 2016)

کنترل‌کننده اصلی ترمز درواقع بخشی از تجهیزات سیستم حفاظت خودکار قطار است. کل سیستم هوشمند کنترل ترمز شامل واحد VDX، سیستم اینترلاکینگ درون هر ایستگاه، سیگنال‌های کنار خط و تجهیزات انتقال اطلاعات می‌باشند. زمان عکس‌العمل سیستم هنگام خطا و اعمال ترمزها و مسیرسازی مناسب از ویژگی‌های مهم سیستم کنترل هوشمند قطار است. سیستم ATP یک سیستم کنترلی است که وظیفه نظارت و حفاظت بر عملکرد راهبر را بر عهده دارد. این فرآیند کنترلی توسط اطلاعاتی که دریافت می‌کند و پروسه‌ای که برای این سیستم تعریف‌شده انجام می‌شود. این سیستم بر سرعت قطار، باز و بسته شدن درب‌ها و ترمزهای اضطراری و سرویس قطار نظارت دارد.

در حال حاضر سیستم حفاظت خودکار قطار شرکت بمباردیه در ایران مورداستفاده قرار می‌گیرد ولی خلأ بومی‌سازی بخش‌های مختلف این سیستم به‌شدت احساس می‌شود. البته امید بر این است که از نتایج این مقاله در خطوط مترو تهران استفاده گردد. در این مقاله سعی بر آن بوده که در کنار شناخت کلی از سیستم حفاظت خودکار قطار بتوانیم قدم‌هایی در جهت مدل‌سازی و بومی‌سازی VDX برداریم. (Rosberg & Thorslund, 2020)

۲- پیشینه تحقیق

سیستم حفاظت خودکار قطار یک سیستم کنترلی است که بر عملکرد راهبر نظارت دارد، این فرآیند کنترل توسط اطلاعاتی که قطار دریافت می کند و فرآیندی که برای این سیستم تعریف‌شده صورت می‌گیرد. این سیستم بر سرعت، باز و بسته شدن درب‌ها و اعمال یا آزادسازی ترمزها نظارت دارد. در این بخش به بررسی و مطالعه انواع سیستم‌های حفاظتی قطار به‌ویژه سیستم حفاظت اتوماتیک قطار می‌پردازیم.

جدول ۱. اختصارات سیستم

Abbreviation	Defenition
ATP	Automatic Train Protection
JB	Junction Box
PUC	Pick Up Coil
CTIU	Coded Track Circuit Interface Unit
SDU	Speed Display Unit
TDU	Text Display Unit
DX	Digital Input/output
VDX	Vital Digital Input/output
MFSD	Multi-Function Speed & Distance
TWC	Train To Wayside Control
ATO	Automatic Train Operation
SENS	Sensor
TIS	Train Interface System
AUT	Automatic
BRK	Brake
TU	Tunning Unit
MU	Matching Unit
TX	Transmitter
RX	Receiver
CU-ATP	Computer ATP
CU-TWC	Computer TWC

سیستم‌های حفاظتی قطار به ۵ گروه بر اساس نوع سیستم، ارسال داده‌ها و عملکرد قابل‌تقسیم بندی می‌باشد:

۱. سیستم‌های با ارسال گسسته‌ی داده‌ها و بدون نظارت بر ترمز

۲. سیستم‌های با ارسال گسسته و با حجم کم داده‌ها همراه با نظارت ترمزی

۳. سیستم‌های با ارسال پیوسته‌ی داده‌ها با استفاده از مدار راه‌های کد شده به دو صورت با نظارت بر سیستم ترمزی و بدون نظارت بر سیستم ترمزی

٤. سیستم‌های با ارسال گسسته و حجم بالای داده‌های ارسالی و نظارت بر سرعت دینامیکی

۵. سیستم‌های با ارسال پیوسته و حجم بالای داده‌ها و نظارت سرعت دینامیکی

به‌طور خاص گروه ۳ را موردبررسی قرار می‌دهیم:

در این گروه، از مدار راه برای تشخیص حضور قطار و ارسال داده‌ها استفاده می‌شود. نمای سیگنالی که در پیش رو است در کابین قطار نمایش داده‌شده و تکرار می‌شود. برخلاف دو گروه ۱ و ۲ در برابر خطا ایمن است. چون قطار به‌صورت پیوسته اطلاعات را دریافت می کند، لذا از فراموش کردن سیگنال توسط راهبر جلوگیری می‌شود. مهم‌ترین عیب این سیستم‌ها این است که اگر طول مدار راه استاندارد نباشد و یا فرستنده های اضافی برای اطلاعات طول مدار راه فراهم نگردد، محاسبه‌ی منحنی ترمز امکان‌پذیر نیست. برای ارتقای مدار راه‌های کد شده، این سیستم به همراه سیستم‌های ارسال گسسته داده‌ها به‌کاررفته است.(صندیدزاده، ۱۳۹۲)

۲-۱- سیستم ALSN شوروی سابق

دوره تناوب ارسال کد با مدار راه ۱/٦ یا ۱/۸ ثانیه با فرکانس کاربردی ۲۵ یا ۵۰ هرتز (بسته به وجود و یا عدم وجود سیستم تراکشن الکتریکی) است. طول مدار راه‌های انتخابی بسته به نوع مسیر ۱۰۰۰ تا ۲٦۰۰ متر است.

۲-۲- سیستم LS جمهوری چک

از ٤ کد بر اساس محدودیت سرعت استفاده می کند. فرکانس حامل بسته به نوع تراکشن الکتریکی ۵۰ یا ۷۵ هرتز است. عبور از چراغ‌قرمز ترمز اضطراری را فعال می‌نماید.

۲-۳- سیستم EVM مجارستان

از هفت کد در فرکانس حامل ۷۵ هرتز استفاده می نماید. راهبر بایستی دریافت هشدار کاهش سرعت را تصدیق نماید.

٤-۲- سیستم ATB-EG هلند

از پنج پله‌ی سرعت ٤۰-٦۰-۸۰-۱۳۰ و ۱٤۰ کیلومتر بر ساعت استفاده می‌شود. سیستم تمایزی بین سرعت‌های صفر و ٤۰ کیلومتر بر ساعت قائل نیست.

در نهایت و پس از بررسی این ۵ گروه سیستم حفاظتی به‌کاررفته در قطارها، می‌توان گفت که سیستم‌های گروه‌های ۱ و ۲ به لحاظ ایمنی و دسترس‌پذیری در سطح بسیار پایین‌تری نسبت به گروه‌های ۳ تا ۵ قرار دارند. (صندیدزاده، ۱۳۹۲)

۲-۵- سیستم حفاظت اتوماتیک قطار ATP

سیستم ATC در مترو تهران شامل دو زیرسیستم اصلی ATP,TWC است. سیستم ATP یک نظارت Fail-Safe را بر عملکرد قطار فراهم می‌کند. به‌طور خلاصه این سیستم اطلاعات مربوط به حد سرعت و دیگر اطلاعات حیاتی را از مدار راه‌های موجود در مسیر دریافت کرده و نظارت می‌کند که

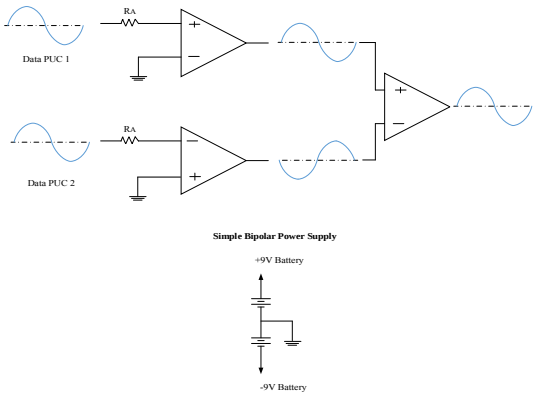
سرعت قطار از محدودیت‌های سرعت تعریف شده در اطلاعات دریافتی تجاوز نکند و عمل تحریک درب‌ها جهت باز شدن را نیز انجام می‌دهد(Rosenthal, n.d.).

حال به بررسی و شناخت سیستم حفاظت خودکار قطار در مترو تهران می‌پردازیم. به‌طورکلی ساختار سخت‌افزاری سیستم ATP مترو تهران از یک ساختار توزیع یافته که برمبنای تعدادی از واحدهایی که مشخصات عملکردی و فیزیکی خاصی دارند، بهره می‌برد.(Perez et al., 2019)

دریافت اطلاعات از مدار راه بدین‌صورت است که وقتی قطار وارد مدار راه می‌شود مدار راه توسط گیرنده متوجه اشغال شدن مسیر می شود و توسط سیستم اینترلاکینگ، فرستنده اطلاعات را روی ریل قرارداده و قطار این اطلاعات را دریافت می‌کند. این اطلاعات به‌صورت بسته‌های ۱۲۸ بیتی است که با یک بیت آغازین شروع‌شده و سپس دو بسته ۶۳ بیتی یکسان جهت اطمینان و امنیت بیشتر قرار دارد و با یک بیت انتهایی به پایان می‌رسد. از این بسته‌های ۶۳ بیتی، ۲۹ بیت متعلق به ATP بوده و مابقی برای ATO و... است. به دلیل اینکه اطلاعات به‌صورت دیجیتال بوده از مدولاسیون FSK برای ارسال و دریافت اطلاعات استفاده شده است. شکل ۱ مدولاسیون FSK را به‌وضوح نمایش می‌دهد.

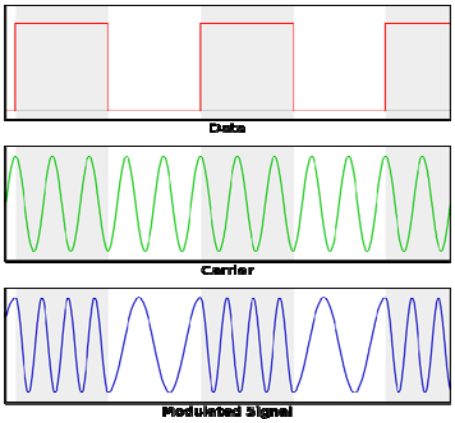
به‌عنوان‌مثال بیت ۱۲ مربوط به درب‌های سمت چپ و بیت ۱۳ مربوط به درب‌های سمت راست، بیت ٤ ام تا ۸ ام مربوط به سقف سرعت، بیت ۱۸ تا ۲۲ مربوط به فاصله تا هدف و ... است.

به‌عنوان‌مثال روی سکوها فقط درب‌های سمت راست اجازه‌ی باز شدن دارند و بیت ۱۲ غیرفعال است. از یک مدار مقایسه‌گر برای مقایسه و تطبیق بیت‌های دریافتی استفاده می‌شود که در شکل ۲ نشان داده‌شده است. (داودی، ۱۳۹۷)

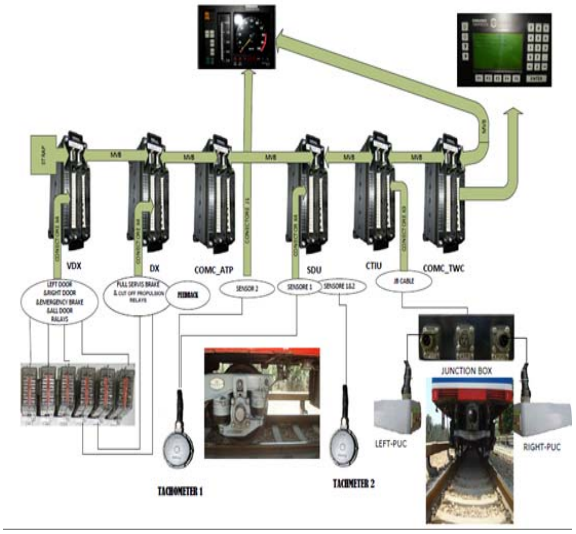


شکل ۲. مدار مقایسه‌گر برای مقایسه و تطبیق بیت‌های دریافتی

این سیستم دارای ٦ واحد، ٦ رله، سوئیچ اصلی، منبع تغذیه DC/DC، فیوز مینیاتوری، (که در قطارهای AC داخل کابین ولی در قطارهای DC رله‌ها و فیوز مینیاتوری پشت کابین است.) نمایشگر و یکسری تجهیزات زیر کابین است. (Chou & Xia, 2005). قطعات و تجهیزات موجود در سیستم حفاظت خودکار قطار در شکل ۳ مشاهده می‌شود.



شکل ۱. مدولاسیون FSK



شکل ۳. قطعات و تجهیزات موجود در سیستم حفاظت خودکار قطار

۲-۵-۱- واحد VDX

این واحد یک واحد ورودی خروجی حیاتی است و دارای ٤ کانکتور است:

کانکتور X1,X2: برای تبادل اطلاعات به‌صورت سریال بین واحدهای مجاور است.

کانکتور X3: این کانکتور تغذیه واحد است که در قطارهای ورژن قدیم ۲۴ ولت و در قطارهای ورژن جدید ۱۱۰ ولت است.

کانکتور X4: این کانکتور شامل ورودی خروجی‌های حیاتی است:

All Doors : این تیغه شامل دو تیغه باز و بسته ضربدری است که در صورت باز و بسته شدن درب‌ها رله مربوط درب‌ها در واحد نقلیه تغذیه‌شده و در صورت تغذیه رله تیغه‌ها تغییر وضعیت می‌دهند واحد متوجه باز و بسته شدن درب‌ها می‌شود.

Left Doors: این ورودی تغذیه رله درب‌های سمت چپ را تأمین می‌کند و پس از فعال شدن سیستم ATP این رله فعال می‌شود و کنترل درب‌ها در اختیار سیستم ATP قرار می‌گیرد.

Right Doors : این ورودی تغذیه رله درب‌های سمت راست را تأمین می‌کند و پس از فعال شدن سیستم ATP این رله فعال می‌شود و کنترل درب‌ها در اختیار سیستم ATP قرار می‌گیرد.

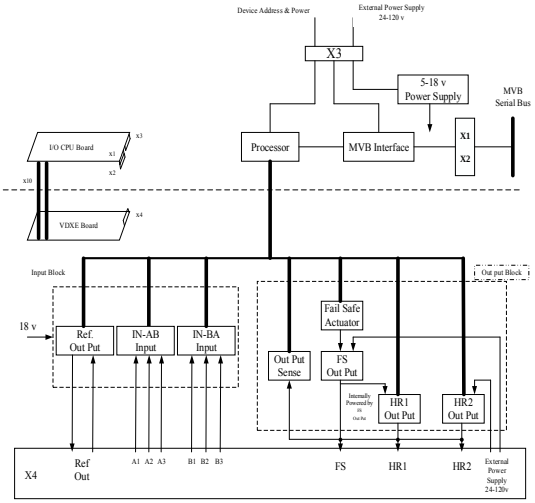
Emergency Brake : این ورودی تغذیه رله EM.B را تأمین می‌کند و در صورت فعال شدن این رله یک در سال فیدبک به نقلیه ارسال می‌کند.(Di Claudio et al., 2014)

ورودی تغذیه ولتاژ ۱۱۰ ولت را برای تغذیه کردن رله‌ها، به واحد اعمال می‌کند. این ورودی مستقیاً بعد از فیوز می‌آید. این واحد یک ورودی دیجیتال ایمن، یک خروجی دیجیتال ایمن و دو خروجی دیجیتال با قابلیت اعتماد بالا را برای سیستم فراهم می‌کند. این ورودی و خروجی ها هم بر مبنای منطق باینری عمل می‌کنند. ورودی دیجیتال حیاتی که به‌وسیله این واحد فراهم می‌گردد، سیگنال مربوط به بسته بودن کلیه درب‌های قطار است. از طرف دیگر سه خروجی دیجیتال حیاتی هم وجود دارد که عبارت‌اند از:

- سیگنال ترمز اضطراری
- سیگنال مربوط به تحریک درب‌های سمت چپ
- سیگنال مربوط به تحریک درب‌های سمت راست

وظیفه اصلی واحد VDX کنترل ورودی و خروجی‌های دیجیتال است. از واحد VDX به‌عنوان یک تابع مستقل که وظیفه تست و ردیابی دارد، استفاده می‌شود. همچنین این واحد به‌عنوان یک ناظر که وظیفه چک کلیه تجهیزات اصلی را بر عهده دارد، عمل می‌کند. سطح اصلی همان کامپیوتر اصلی ATP است که به‌طور مداوم به‌وسیله یک خروجی خراب ایمن واحد VDX را تغذیه می‌کند. اگر تغذیه قطع شود و یا در محدوده مجاز نباشد، خروجی مدار یعنی رله‌ها باز می‌شوند و ترمزها فعال می‌شوند. VDX ورودی‌ها را ارزیابی کرده و روی باس ارتباطی می‌گذارد. درواقع واحد VDX به کلیه ترمزهای قطار و ورودی‌ها و خروجی‌های دیجیتال که در کنترل قطار نقش دارند، دسترسی دارد.(Stover, n.d.)

VDX به‌عنوان یک واحد غیر اصلی و غیر سرور از سطوح بالاتر (سرور اصلی یا همان پردازنده کنترلی قطار) و از طریق MVB اطلاعاتی را شامل اینکه خروجی‌ها باید در چه حالتی باشند، دریافت می‌کند و حالت واقعی خروجی‌ها را روی MVBمی‌گذارد. برای هر VDX، ۱۶ پورت از MVB اختصاص داده می‌شود که ۵ پورت برای پیام‌های ورودی (پورت‌های مقعر) و ۲ پورت برای پیام‌های خروجی استفاده می‌شوند مابقی پورت‌ها خالی و بدون استفاده هستند. ساختار سخت‌افزاری VDX همانند SDU است با این تفاوت که VDXE-Board مسئول ورودی و خروجی‌های حیاتی سیستم ATP است.



شکل ٤. ساختار سخت افزار VDX

۳- طراحی و مدل‌سازی

شکل ۵ یک سیستم ایمن کنترل ترمز قطار را نشان می‌دهد که باعث توقف ایمن قطار می‌شود. وقتی‌که سرعت قطار از حد مجاز تعریف شده تجاوز کند و یا شرایط حرکت و جابجایی نقض شود این سیستم ترمزهای قطار را فعال می‌کند. این مدار کنترل ترمز یک واحد رابط بین پردازنده‌های کنترلی قطار و سیستم ترمزی است که بدون به‌کارگیری واقعی ترمز می‌تواند

از صحت عملکرد ترمزها اطمینان حاصل کند. همچنین این مدار هرگونه خطا در پردازنده‌ها، سیستم رابط ترمز، سیستم ترمزی قطار، درب‌ها و دریچه فشار هوا را تشخیص می‌دهد و سیستم را به حالت خراب ایمن می‌برد. (Taylor et al., 2012)

ترمزهای قطار ابتدا درگیر هستند، بدین معنی که ترمز اجازه حرکت به قطار را نمی‌دهد. در مرحله اول واحد تشخیص خطا فشار هوای دریچه‌ها را چک می‌کند، بدین‌صورت که اگر رله مربوط به این دریچه بسته باشد جریان خروجی رله وارد واحد تشخیص خطا می‌شود و این واحد از پر بودن فشار هوای سیستم ترمزی اطمینان حاصل می‌کند. در مرحله دوم واحد تشخیص خطا بسته یا باز بودن درب‌های سمت چپ و راست را از طریق اندازه‌گیری جریان کلیه سوئیچ‌های LDS1,LDS2 و RDS1,RDS2 تشخیص می‌دهد. اگر درب‌ها باز باشند این واحد با تغذیه درایورهای شماره ۵ و ٦ درب‌ها را می‌بندد.

در مرحله سوم اگر کلیه درب‌ها بسته باشند و فشار هوای سیستم ترمزی در سطح نرمالی قرار داشته باشد، واحد تشخیص خطا و دو پردازنده کنترل قطار اقدام به تغذیه رله‌های شماره ۱ تا ٤ می‌کنند و رله‌های مذکور بسته‌شده و ترمزها آزاد می‌شوند. پس‌ازاین مراحل ترمزهای قطار در حالت آزاد می‌مانند و تا زمانی که سیگنال AC از دو پردازنده کنترلی و پردازنده تشخیص خطا دریافت شود، در حالت آزاد باقی می‌مانند. اگر سیگنال نامبرده دریافت نشود و یا در یکی از تجهیزات خطایی رخ دهد، ترمزها سریعاً اعمال می‌شوند. مدار کنترل‌کننده ترمز قطار به‌صورت القایی و اپتیکالی از سیستم ترمزی جدا شده است. واحد کنترل‌کننده ترمز قطار شامل ٤ مدار هست که هرکدام از مدارها ٤ رله حالت‌جامد را کنترل می‌کنند. رله‌ها از مدار ترمز جداشده‌اند و به‌صورت دو مسیر موازی ساختاربندی شده‌اند. هرکدام از پردازنده‌ها یک مسیر شامل دو رله حالت‌جامد را کنترل می‌کند. حداقل دوتا از رله‌های حالت‌جامد (یک رله در هر مسیر) باید باز شوند تا ترمزها اعمال شوند. رله‌های حالت‌جامد با دریافت سیگنال‌های AC از یک درایور، بسته نگه‌داشته می‌شوند. عدم دریافت سیگنال AC، دریافت سیگنال DC و یا تشخیص هرگونه خطایی درواحد کنترل‌کننده ترمز باعث باز شدن رله‌های حالت‌جامد و اعمال ترمز می‌شود. جریان هر مسیر منتهی به رله‌های حالت‌جامد توسط سنسورهای جریانی که از مدار ترمز جداسازی شده‌اند، (سنسورهای اثر هال) اندازه‌گیری شده و

به واحد تشخیص خطا ارسال می‌شوند. رله‌ها به‌طور دوره‌ای بدون به کارگیری ترمز تست و چک می‌شوند. همچنین سنسورهای جریان وضعیت رله‌ها را مرتباً به اطلاع پردازنده‌ها می‌رسانند.

مزایای این طرح شامل موارد زیر است:

- مدار به‌صورت غیرفعال یا پسیو طراحی‌شده بنابراین به هیچ منبع تغذیه‌ای نیاز نداریم.
- مدار به‌منظور تأمین ایمنی به‌صورت خراب ایمن طراحی‌شده است.
- دو روش کاملاً مستقل جهت فعال کردن ترمز وجود دارد.
- به‌صورت دوره‌ای تست‌های مختلف توسط خود مدار انجام می‌شود و عملکرد کل مدار را بررسی می‌کند تا بدون استفاده از ترمز، افزونگی سیستم ترمزی بررسی و چک شود.

شکل ۵ شامل قسمت پردازش کنترل ترمز، سیستم ترمز، مدار رابط ترمز، فیدبک‌گیری از واحد کنترل‌کننده درب‌های سمت راست و چپ و فیدبک فشار هوای سیستم ترمزی است. مدار واسط ترمز درواقع رابطی است که سیستم ترمزی قطار را به کار می‌گیرد. این مدارحداقل به یک پردازنده کنترل قطار که در به‌کارگیری ترمز نقش دارد متصل می‌شود. این مدار وظایف زیر را انجام می‌دهد:

-انتقال دستورالعمل‌های پردازنده‌های قطار به‌منظور به‌کارگیری ترمز را بر عهده دارد.

-خطاهای مربوط به پردازنده‌های کنترل قطار را تشخیص می‌دهد.

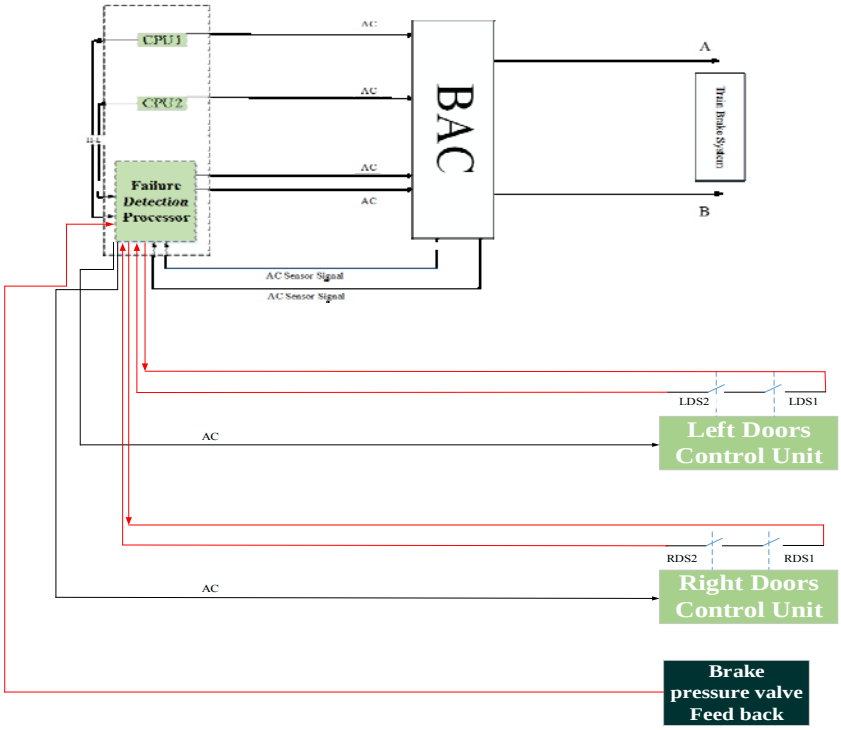
-خطاهای مربوط به مدار خود را تشخیص می‌دهد بدین معنی که این مدار خود چک است.

-وقتی‌که خطایی را تشخیص داد به‌صورت خودکار ترمزهای قطار را فعال می‌کند. خود تشخیص است.

در اینجا به‌طور خاص رابط کنترل ترمز بین دو سیم A و B طراحی‌شده که این دو سیم به رله مربوط به سیستم ترمزی قطار متصل می‌شود. این سیم‌ها به سیستم ترمزی قطار که می‌تواند پنوماتیکی یا الکترومکانیکی یا مغناطیسی باشد، اتصال پیدا می‌کنند. وقتی اتصال کوتاه بین دو سیم A و B حفظ شود، ترمزهای قطار در حالت آزاد قرارمی‌گیرند. وقتی اتصال کوتاه به اتصال باز تبدیل شود، ترمزهای قطار فعال می‌شوند و

عمل می‌کنند. در اینجا حالتی را که اگر سیستم ترمزی قطار به کار گرفته شود را حالت اشغال ترمزها می‌گویند.

بخش پردازنده‌های کنترل ترمز قطار درواقع سیستمی است که بر حرکت و سرعت قطار نظارت دارد. این بخش درواقع بر اساس محدودیت‌های سرعت ایجادشده تصمیم به اعمال یا آزادسازی ترمزها می‌کند. این بخش شامل دو پردازنده است که هر پردازنده جهت اعمال ترمزها در زمان مناسب منطق جداگانه‌ای را اجرا می‌کند. منطق به‌کارگیری ترمز بدین‌صورت است که چه سیگنال‌هایی در چه زمانی برای مدار واسط ترمز جهت اعمال ترمز ارسال گردند. این موضوع به زمان و ویژگی‌های مدار واسط ترمز در به‌کارگیری سیستم ترمزی بستگی دارد.



شکل ۵. سیستم کنترل قطار شامل مدار رابط ترمز

۳-۱- ساختار پردازنده‌های کنترلی

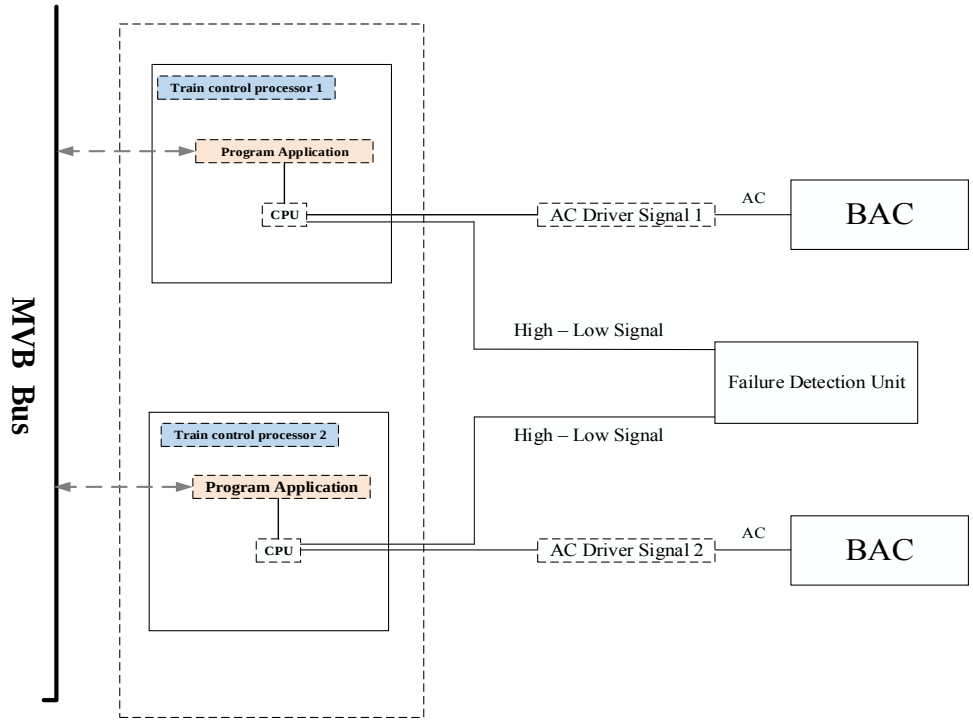
دو نوع سیگنال توسط بخش پردازشگر برای کنترل واحد رابط ترمز قطار استفاده می‌شود:

- سیگنال AC
- سیگنال‌های High–Low

سیگنال AC تغذیه سوئیچینگ برخی تجهیزات (رله‌ها و...) که برای حفظ اتصال کوتاه بین دو سیم A و B استفاده شده‌اند را بر عهده دارد و سیگنال‌های High – Low باعث تولید سیگنال‌های AC اضافی توسط مدار رابط ترمز می‌شوند. سیگنال‌های AC اضافی همچنین می‌توانند تغذیه تجهیزات سوئیچینگ مانند رله‌ها را تأمین کنند. علاوه بر این دو نوع سیگنال، واحد پردازش کنترل قطار قادر است تا اطلاعات ورودی به واحد رابط ترمز را بر اساس اطلاعات قرارگرفته روی MVB تغییر دهد. دریافت و ارسال داده توسط شبکه باعث افزایش کارایی مدار مربوطه می‌گردد. در اینجا تنها سیگنال‌های AC بین واحد پردازنده و مدار رابط کنترل ترمز قطار تبادل می‌شود؛ بنابراین واحد پردازنده ۲ سیگنال AC تولید می‌کند، هرچند جهت عملیات‌های دیگر توسط واحد رابط ترمز قطار، سیگنال‌های AC دیگری را هم می‌توان تولید کرد. شکل ۵ اجزای واحد کنترل ترمز قطار را نمایش داد. این شکل درواقع مدار واسط ترمز قطار را نشان داد که شامل واحد پردازنده تشخیص خطا و مدار به‌کارگیری ترمز قطار است. مدار به‌کارگیری ترمز شامل حداقل یک تجهیز سوئیچینگ و یک سنسور است که اطلاعاتی درباره رله‌ها در اختیار می‌گذارد.

این مدار شامل ٤ رله، ٤ درایور رله و ۲ سنسور جریان است رله‌ها نگه‌داشتن یا قطع کردن اتصال کوتاه بین دو سیم A و B را بر عهده دارند که اگر اتصال بین دو سیم قطع شود، درواقع ترمزهای قطار به کار گرفته‌شده‌اند. انرژی دستگاه‌های سوئیچینگ یا همان رله‌ها به‌وسیله‌ی سیگنال‌های AC متعلق به پردازنده کنترلی و پردازنده تشخیص خطا تأمین می‌شود. واحد پردازش کنترل علاوه بر سیگنال‌های AC مربوط به تغذیه رله‌ها، سیگنال‌های High- Low را برای پردازنده تشخیص خطا فراهم می‌کند. واحد پردازنده تشخیص خطا شامل مدارات منطقی جهت تشخیص خطا در حداقل یکی از مسیرهای مدار رابط ترمز و پردازنده کنترلی است.

پردازنده تشخیص خطا بر اساس فیدبک های ارسالی از حداقل یک سنسور مربوط به مدار رابط ترمز و یا سیگنال‌های High – Low ارسالی واحد پردازش کنترل قطار خطاهای هر بخش را تشخیص می‌دهد.. شکل ٦ درواقع اجزای کنترل‌کننده حیاتی قطار را به‌صورت جزئی نمایش می‌دهد.



شکل٦. اجزای پردازنده کنترل قطار

این شکل شامل اجزای پردازنده کنترل قطار شامل دو پردازنده است. پردازنده کنترل قطار شامل یک سخت‌افزار و نرم‌افزار است که عملکرد و حرکت قطار را تحت کنترل دارد؛ که به‌طور خاص سیستم ترمزی قطار را کنترل می‌کند. پردازنده کنترل قطار یک سیگنال AC برای تغذیه مدار رابط ترمز و یک سیگنال High – Low برای تغذیه پردازنده تشخیص خطا فراهم می‌کند. پردازنده کنترل قطار مانند درایوری عمل می‌کند که این درایور شامل دو مدار تولیدکننده سیگنال AC است که هردو درایور فعال هستند. درایور در اینجا یک ماسفت با سرعت بالاست که یک جریان دارای فرکانس ٦ کیلو هرتز با ولتاژ ۵ ولت را تولید می‌کند. درواقع می‌تواند هرمدار ایمنی باشد که قادر به تولید سیگنال AC با این مشخصات است. درایور قادر به تولید یاحذف سیگنال AC در پاسخ به دریافت سیگنال از پردازنده کنترل قطار است. پردازنده کنترل قطار شامل یک پردازنده مرکزی و یک مدار به‌کارگیری واسط ترمز است. علاوه بر این پردازنده مرکزی وظیفه کنترل درایورها را نیز بر عهده دارد. درواقع باعث تولید یک سیگنال AC توسط درایور می‌شود و همچنین می‌تواند سیگنال AC تولیدشده را حذف کند. واحد پردازش مرکزی دارای فرکانسی معادل ٦ مگاهرتز است.

ساختار به‌کارگیری ترمز در واحد پردازنده درواقع نرم‌افزاری است برای به‌کارگیری ترمز قطار که قادر است زمان به‌کارگیری

ترمزهای قطار را در عملکردهای ناایمن تعیین نماید. نرم‌افزار مربوطه درواقع با حذف سیگنال AC تولیدشده توسط درایور و همچنین با تنظیم سیگنال High-Low روی Low و ارسال به پردازنده تشخیص خطا باعث به‌کارگیری ترمز می‌شود.

سیگنال Low باعث می‌شود که پردازنده تشخیص خطا سیگنال AC تولیدشده توسط درایور را حذف کند و پردازنده کنترلی، ترمزهای قطار را فعال کند. سیگنال‌های High-Low از پین ورودی خروجی پردازنده کنترلی خارج می‌شوند.

هر دو پردازنده کنترل قطار شامل نرم‌افزار و سخت‌افزار به‌صورت افزونه عملکرد قطار را کنترل می‌کنند و در صورت لزوم باعث به‌کارگیری ترمزهای قطار می‌شوند. واحد پردازشگر کنترل قطار سیگنال‌های AC را برای تغذیه مدار رابط ترمز و سیگنال‌های High–Low را برای تغذیه واحد تشخیص‌دهنده خطا تولید می‌کنند. واحد پردازنده کنترل قطار باعث فعال شدن درایورها می‌شود و درایورها سیگنال‌های AC تغذیه را تولید می‌کنند هر دو درایور موجود در این ساختار یکسان می‌باشند. درایورها می‌توانند پورت سریال یا هر مدار دیگری باشند که قادر هستند سیگنال AC تغذیه را فراهم کنند. واحد پردازشگر کنترل قطار شامل دو پردازنده یکسان است که قادر هستند مدار رابط ترمز را به‌کارگیرند و همچنین عملکرد درایورها را کنترل می‌کنند، این دو پردازنده باعث تولید سیگنال‌های AC توسط درایورها و یا حذف سیگنال‌های تولیدشده می‌شوند. واحد پردازشگر کنترل قطار دارای سخت‌افزارهایی مانند حافظه و پورت‌های ورودی خروجی نیز است.

۳-۲- واحد تشخیص خطا

شکل۷ شامل نرم‌افزار تشخیص خطا، واحد مربوط به درایورها و FPGA است.

پردازنده تشخیص خطا ٤ عملیات را انجام می‌دهد:

- زمانی که خطایی تشخیص داده شد ترمزهای قطار را فعال می‌کند.
- خطاهای موجود در مدار واسط ترمز و سیستم ترمزی و دو پردازنده کنترل قطار را تشخیص می‌دهد.
- باز یا بسته بودن درب‌های سمت راست و چپ را بررسی می‌کند و در صورت بسته بودن درب‌ها اجازه آزاد شدن ترمزها را می‌دهد.
- فشار هوای سیلندرهای ترمز را چک می‌کند.

در رابطه با فرایند تشخیص خطا پردازنده تشخیص خطا ۷ سیگنال دریافت می‌کند که دوتای آن همان سیگنال‌های High – Low هستند که از پردازنده‌های کنترل قطار ارسال‌شده، دوتا سیگنال‌هایی هستند که از سنسورهای مربوط به مدار واسط ترمز ارسال‌شده‌اند، دوتای دیگر از سیگنال‌ها، فیدبک درب‌های سمت چپ و راست است و سیگنال آخر فیدبک مربوط به فشار هوای سیلندرهای ترمز است.

سیگنال‌های High – Low علاوه بر استفاده در پردازنده تشخیص خطا در پردازنده‌های کنترلی قطار نیز کاربرد دارند. سیگنال‌های ارسال‌شده توسط سنسورهای جریان درواقع وضعیت کلیه اجزای مدار واسط ترمز را نشان می‌دهند. پردازنده تشخیص خطا یک مدار مجتمع برنامه پذیر یا همان FPGA است. همین‌طور که در شکل ۷ نشان داده‌شده است، پردازنده تشخیص خطا شامل حافظه و پورت‌های ورودی – خروجی نیز است. نرم‌افزار کنترل درایورها، منطقی برای به‌کارگیری ترمزهای قطار می‌باشند و به‌طور مستقیم درون FPGA برنامه‌نویسی شده‌اند.

نرم‌افزار و سخت‌افزار کنترل‌کننده درایورها در واکنش به سیگنال‌های زیر ترمزهای قطار را فعال می‌کند:

- سیگنال‌های ارسالی از طرف پردازنده کنترلی قطار
- سیگنال‌های ارسالی از پردازنده تشخیص خطا
- یا هر دو سیگنال‌های بالا به‌صورت هم‌زمان
- سیگنال‌های رسیده از درب‌ها
- سیگنال رسیده از دریچه‌های فشار هوا

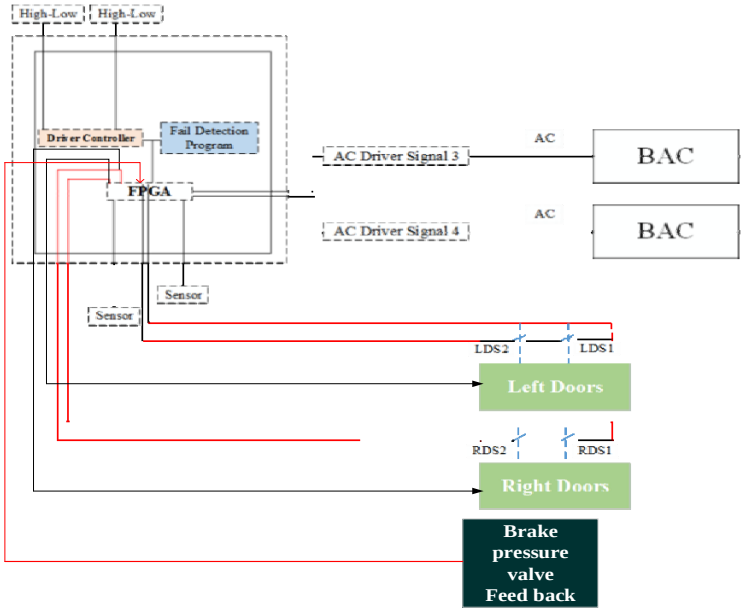
بنابراین با دریافت هرکدام از سیگنال‌های بالا درایورها به‌گونه‌ای تنظیم می‌شوند که تولید سیگنال AC متوقف می‌شود. وقتی سیگنال‌های AC تولیدشده به‌وسیله درایورها حذف شوند، اتصال کوتاه بین دو سیم A و B قطع‌شده و ترمزهای قطار فعال می‌شوند.

استفاده از سیگنال‌های High–Low به پردازنده‌های کنترلی قطار این امکان را می‌دهد تا در روش‌های فعال‌سازی رله‌ها تنوع ایجاد کنند. ارتباط پردازنده‌های کنترلی قطار و درایورها به‌صورت پورت‌های سریال می‌باشند. در صورت خرابی پورت‌های سریال پردازنده‌های کنترلی قطار می‌توانند با استفاده از سیگنال‌های High – Low رله‌های مدار رابط ترمز را باز کنند و ترمزها فعال شوند.

سیگنال‌های High – Low که وارد پردازنده تشخیص خطا می‌شوند، تعیین می‌کنند که آیا درایورهای مربوط به واحد تشخیص خطا خروجی سیگنال AC داشته باشند یا نه. به‌طور مثال اگر از پردازنده کنترل قطار سیگنال High وارد پردازنده تشخیص خطا شود، درایور مربوط به این واحد سیگنال AC تولید می‌کند و زمانی که سیگنال Low ارسال شود، واحد تشخیص خطا سیگنال AC خارج‌شده از درایور این واحد را حذف می‌کند. علاوه بر این درایورهای مربوط به واحد ردیابی و تشخیص خطا قادر هستند که دستورالعمل‌ها و سیگنال‌های ارسالی این واحد را دریافت و با حذف سیگنال AC خروجی درایورهای مربوط به این واحد، ترمزهای قطار را فعال کنند.

واحد تشخیص خطا حداقل به‌وسیله یکی از پردازنده‌های کنترلی قطار می‌توانند به کار گرفته شوند.

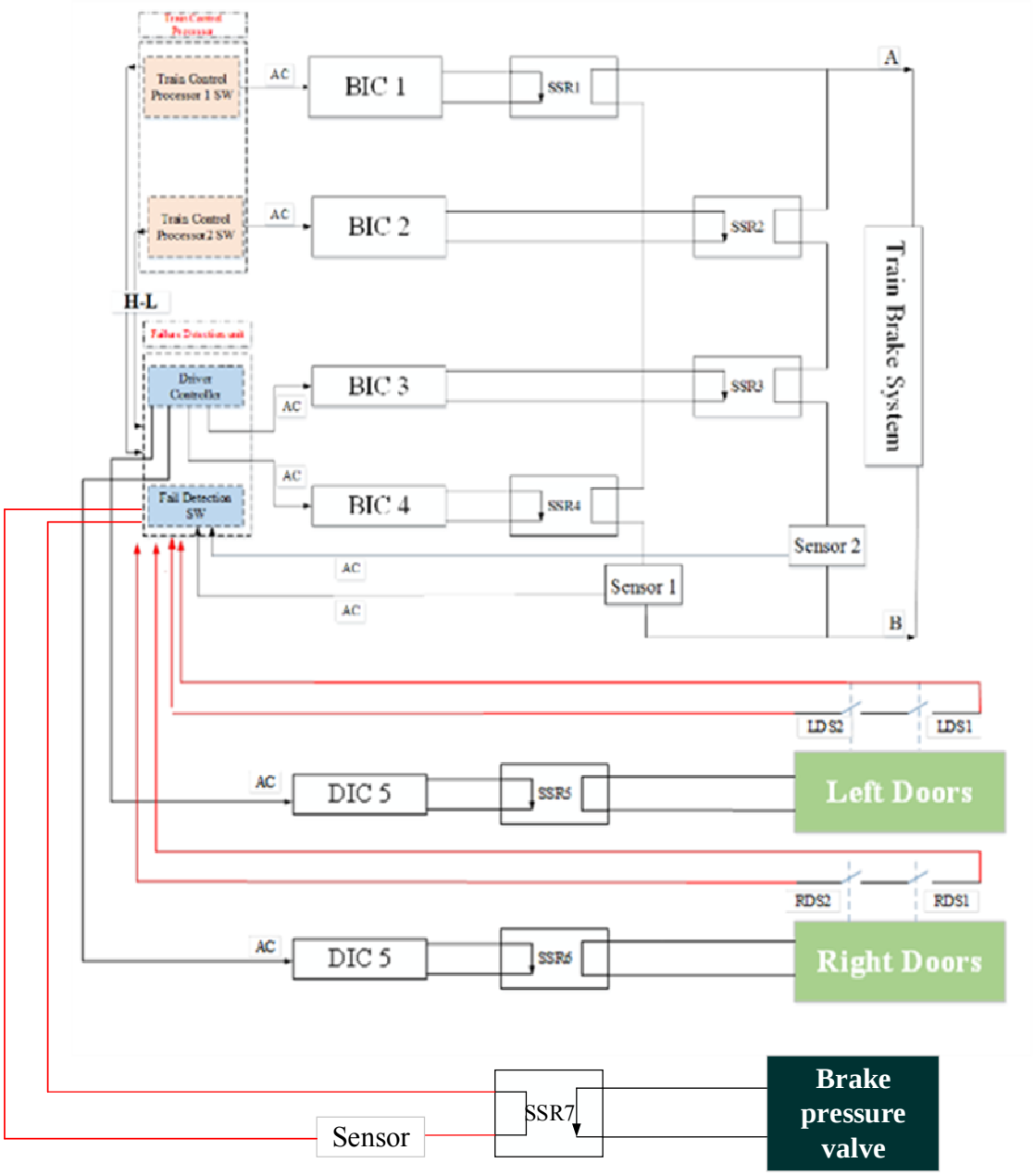
شکل ۸ دروقاع شماتیک کلی مدار رابط ترمز را نشان می‌دهد که شامل ٤ مدار الکتریکی و ٤ رله و ۲ سنسور است. این مدار دروقاع برای به‌کارگیری ترمزهای قطار استفاده می‌شوند. وقتی اتصال کوتاه بین دو سیم برقرار باشد، ترمزها در حالت آزاد قرار دارند و زمانی که این اتصال باز شود، ترمزها فعال می‌شوند. مطابق شکل این مدار دارای دو مسیر است؛ که هر مسیر شامل ۲ رله، ۲ مدار الکترونیکی و یک سنسور جریان است. هرکدام از سنسورها، جریان مربوط به مسیر خود را اندازه‌گیری می‌کنند و حالت هر مسیر را به پردازنده تشخیص خطا ارسال می‌کنند.(Class, 2016)



شکل۷. اجزای پردازنده تشخیص خطا

زمانی که حالت نرمال باشد و مسیر اول بسته باشد، سنسورها به واحد تشخیص خطا این حالت را گزارش می‌کنند که جریان در مسیر مربوطه برقرار است و رله‌ها در حالت بسته قرار دارند. پردازنده تشخیص خطا از سیگنال‌های ارسالی از طرف سنسورها برای تست سیستم ترمزی بدون به‌کارگیری ترمزهای قطار استفاده می‌کند. در حالت نرمال تمامی رله‌ها دارای انرژی می‌باشند و این نشان می‌دهد که مدار رابط ترمز در حالت عادی در حال اجرا است و ترمزها غیرفعال هستند. به‌صورت دوره‌ای در کارکرد نرمال هرکدام از پردازنده‌های کنترلی و پردازنده تشخیص خطا تولید سیگنال‌های AC را متوقف می‌کنند (در هر زمان تنها یک سیگنال متوقف می‌شود) این باعث می‌شود که رله مربوطه باز شود سپس سنسور جریان مربوط به آن رله فقدان جریان در آن مسیر را گزارش می‌دهد. با این روش کلیه رله‌ها می‌توانند چک شوند. ازآنجایی‌که در هر زمان تنها یک رله باز است بنابراین در هنگام تست و چک مدار حتماً یکی از مسیرها در حالت نرمال قرار دارند و ترمز قابل‌استفاده است بنابراین این تست می‌تواند در کل زمانی که مدار در حال نرمال است، انجام شود. هرکدام از مدارهای رابط

ترمز به‌عنوان یک درایور برای هرکدام از رله‌ها عمل می‌کنند هرکدام از مدارات الکترونیکی رابط ترمز سیگنال‌های AC را به‌عنوان ورودی دریافت می‌کند و به یک سیگنال DC تبدیل می‌کند و این سیگنال DC برای انرژی‌دار کردن رله‌ها به کار می‌رود. شکل ۹ یک مدار رابط ترمز قطار را نشان می‌دهد که ورودی این مدار یک سیگنال AC است.



شکل۸ جزئیات سیستم کنترل قطار

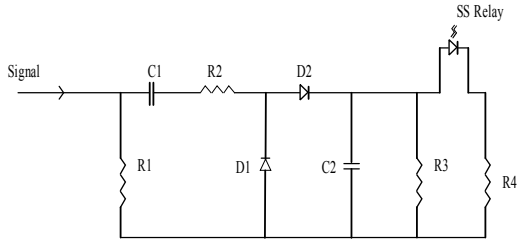
دیودهای D1,D2 این سیگنال را به DC تبدیل می‌کنند که پس‌ازآن توسط خازن C2 و مقاومت‌های R3,R4 فیلتر می‌شوند؛ و این سیگنال صاف‌شده باعث روشن شدن LED در رله‌ها می‌شود که این موجب می‌شود ترانزیستور ماسفت داخل رله روشن‌شده و رله بسته شود. قابل‌توجه است که سیگنال AC باید به‌طور مداوم جهت حفظ انرژی رله‌ها وجود داشته باشد، اگر سیگنال AC متوقف شود خازن C2 در چند میلی‌ثانیه تخلیه می‌شود.

R1 یک مقاومت بار ورودی است و C1 اتصال AC را فراهم می‌کند. اگر ورودی AC متوقف شود یا به سیگنال DC

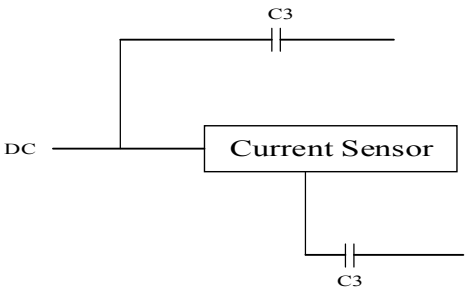
تبدیل شود، خروجی صفر شده و رله بدون انرژی می‌شود، در این صورت سنسور جریان هر مسیر فقدان جریان را به‌عنوان خطا تشخیص می‌دهد و به واحد تشخیص خطا اطلاع می‌دهد. سیگنال AC دریافتی توسط مدار رابط ترمز یک سیگنال ۵ ولت با فرکانس ۹,۶ کیلوهرتز ۵۰ درصد است.

R1= 10 kohm, 1/16 Watt, 1%;
R2: 10 ohms, 1 Watt, 5%;
R3: 1 kohm, 1/s Watt, 1%;
R4: 27 ohms, 1A Watt, 1%;
C1: 4.7 µfarads, 16 volts, ceramic, 20%;
C2: 47 µfarads, 25 volts, ceramic, 20%;
D1 and D2: BAT54 20V, 300 mwatt.

رله‌های موردنظر از نوع رله‌های حالت‌جامد است، رله‌های مورداستفاده در اینجا یک ماسفتSPST از نوع AC به DC است مدار شامل یک دیود نوری است و زمانی که روشن می‌شود، باعث روشن شدن ماسفت موجود در رله شده و رله بسته می‌شود. رله‌های حالت‌جامد جهت اتصال بین مدار رابط ترمز و سیستم ترمزی مورداستفاده قرار می‌گیرند. (Zhang et al., 2010)



شکل ۹. مدار رابط ترمز قطار



شکل ۱۰. رله حالت‌جامد

سنسورهای استفاده‌شده سنسورهای جریان خطی بر پایه اثر هال می‌باشند. سنسورها در هر مسیر متناسب با جریان اندازه‌گیری شده یک سیگنال AC را به پردازنده تشخیص خطا ارسال می‌کنند که این پردازنده از این سیگنال‌ها برای تست و چک رله‌ها در عملکرد نرمال مدار استفاده می‌کند. این سنسورها از کلیه تجهیزات سیستم ترمزی ایزوله شده‌اند. مدار داخلی سنسورهای استفاده‌شده در شکل ۱۰ نشان داده‌شده است. خازن C3 به‌عنوان یک فیلتر نویز برای تغذیه DC سنسورها عمل می‌کند درحالی‌که خازن C4 بخشی از یک فیلتر داخلی RC است که باعث کاهش نویز در خروجی سنسور می‌شود.

خصوصیات خازن‌های C3, C4:

C3: 0.1 µfarads, ceramic, 25 volts X7R 0603
C4: 0.1 µfarads, ceramic, 25 volts, X7R 0603

در اینجا سنسور یک سیگنال را به پردازنده تشخیص خطا می‌فرستد و این پردازنده سیگنالی را به همان پردازنده کنترلی که با آن در ارتباط است ارسال می‌کند. در اینجا اتصالات سنسورها با استفاده از سیم مسی انجام می‌شود. درنتیجه فقدان سیگنال DC مربوط به سنسورها، روی توانایی مدار واسط ترمز در به‌کارگیری سیستم ترمزی تأثیری ندارد. مدار رابط ترمز از سنسورها برای ارائه اطلاعاتی درباره وضعیت رله‌ها به واحد تشخیص خطا استفاده می‌کند. ساختار سنسورها به‌گونه‌ای است که می‌توانند اطلاعات گروهی از اجزای مدار رابط ترمز یا یک جزء خاص از این مدار را در اختیار واحد تشخیص خطا بگذارند. (داودی، ۱۳۹۷)

۳-۳- طراحی و برنامه‌نویسی در FPGA

FPGA ها نسل جدید مدارهای مجتمع دیجیتال قابل‌برنامه‌ریزی هستند. سرعت اجرای توابع منطقی در FPGA بسیار بالا و در حد نانوثانیه است. اگر بخواهیم FPGA ها را به‌طور ساده تشریح کنیم، عبارت است از یک تراشه که از تعداد بالایی بلوک منطقی (LB (Logic Block، خطوط ارتباطی و پایه‌های ورودی/ خروجی (IOB) تشکیل‌شده است که به‌صورت آرایه‌ای در کنار یکدیگر قرار دارند. خطوط ارتباطی که وظیفه‌ی آن‌ها ارتباط بین بلوک‌های منطقی است از سوئیچ‌های قابل‌برنامه‌ریزی تشکیل‌شده‌اند. این سوئیچ‌ها بسته به‌نوعی که دارند، برخی تنها یک‌بار قابل‌برنامه‌ریزی هستند و برخی به تعداد دفعات زیادی برنامه‌ریزی می‌شوند. بلوک‌های منطقی نیز دارای انواع مختلفی هستند که عموماً توسط المانی پایه، تمامی توابع منطقی را ایجاد می‌کنند. به‌عنوان‌مثال بلوک‌های منطقی در خانواده ACT-1 از شرکت Actel،

با پایه‌ی مالتی پلکسری عمل می‌کنند. به این معنا که توسط مالتی پلکسر، توانایی ایجاد توابع منطقی مختلف را دارند. البته تعداد ورودی‌های هر بلوک منطقی متفاوت است و به نوع FPGA مربوط می‌شود. در این مقاله از FPGA شرکت Xilinx استفاده شده است بنابراین کلیه طراحی‌ها در نرم‌افزار شبیه‌ساز ISE Design Suite انجام‌شده است. به کمک نرم‌افزار ISE Design Suite می‌توانیم تمام مراحل طراحی و پیاده‌سازی شامل ورود طرح، شبیه‌سازی، سنتز، جانمایی و مسیریابی رو انجام بدید. بعدازآن فایل پیکره‌بندی را ایجاد کنیم و FPGA را برنامه‌ریزی کنیم. به کمک نرم‌افزار ISE می‌توانیم انواع تحلیل‌های زمانی و توان مصرفی را برای طرحی که پیاده‌سازی کردیم انجام بدهیم. این نرم‌افزار IP Coreها یا کدهای از پیش نوشته‌شده زیادی را در اختیارمان قرار می‌دهد که می‌توانیم به کمک آن‌ها مدارات بزرگ را سریع‌تر طراحی و تست کنیم. به کمک ده‌ها قابلیت دیگر این نرم‌افزار و بدون نیاز به هیچ نرم‌افزار دیگری می‌توانیم به‌راحتی، تمام مراحل پیاده‌سازی را انجام دهیم. (Mohamod, Kasim, 2014)

۳-۳-۱- ماژول کلاک جهت

این ماژول تغذیه درایورهای شماره ۳ و ٤ ، ارسال سیگنال تست High-Low جهت تست دو پردازنده کنترلی را برعهده دارد، همچنین کلاک جهت تعیین ماکزیمم تأخیر مجاز برای دریافت جواب تست از دو پردازنده کنترلی به کار می رود.

۳-۳-۲- ماژول High-Low تست

همان‌طور که ذکر شد واحد پردازشگر کنترلی شامل دو پردازنده است که هر پردازنده به‌صورت جداگانه هر یک میلی‌ثانیه یک سیگنال High به FPGA ارسال می‌کند که همان ورودی اول این ماژول‌ها یعنی Hilo1 و Hilo2 می‌باشند.

ورودی و خروجی‌های این ماژول عبارتند از:

Hilo1 و Hilo2: این ورودی‌ها سیگنال High-Low ارسالی از هر پردازنده کنترلی است.

CLK: کلاک با فرکانس ۱۰۰۰۰ هرتز است که درواقع به هرکدام از ماژول‌ها وارد می‌شود و هدف از استفاده این کلاک تعیین میزان مجاز تأخیر برای دریافت پاسخ تست High –Low از طرف پردازنده است.

TEST: این ورودی درواقع برای یکی از ماژول‌ها همان کلاک با فرکانس ۱۰۰۰ هرتز و برای دیگری با ۱۸۰ درجه اختلاف‌فاز وارد می‌شود. این ورودی تعیین می‌کند که در هر زمان هر یک میلی‌ثانیه یک‌بار تنها یکی از پردازنده‌ها مورد تست قرار گیرند زیرا اگر هر دو پردازنده هم‌زمان تست شوند ترمزها درگیر می‌شوند.

HiloOK: این خروجی درواقع وضعیت جواب پردازنده در پاسخ به تست High– Low را نشان می‌دهد که آیا در پاسخ به دستور حذف سیگنال High –Low ارسالی به FPGA آیا پردازنده سیگنال High– Low را حذف کرده یا نه. اگر سیگنال را حذف کرده باشد به معنی عملکرد نرمال پردازنده مربوطه و اگر حذف نکرده باشد به معنای معیوب بودن آن است و سپس به سراغ تست High– Low مربوط به دیگر پردازنده می‌رود و همین مراحل نیز برای پردازنده دوم اتفاق می‌افتد. اگر هر دو پردازنده معیوب باشند خروجی وضعیت پاسخ آن‌ها به ماژول‌های کنترل‌کننده دو درایور شماره ۳ و ٤ می‌رود و درایورها تغذیه رله‌ها را قطع می‌کنند و ترمزها درگیر می‌شوند.

۳-۳-۳- ماژول تست سنسورها و مسیر شماره ۳ و ٤ (شامل رله‌های ۳ و ٤، درایورهای ۳ و ٤)

این ماژول وظیفه تست هرکدام از مسیرهای مختص به درایورهای ۳ و ٤ که توسط FPGA کنترل می‌شود را بر عهده دارد. لازمه انجام تست این است که خروجی هر دو سنسور در یک‌زمان مناسب باشند درصورتی‌که یکی از سنسورها خروجی نداشته و یا خروجی نامناسب داشته باشد تست صورت نمی‌گیرد. در صورت خروجی نرمال هر دو سنسور باید به این نکته توجه داشت که در عملکرد نرمال سیستم در هر زمان تنها یک مسیر توسط یکی از ماژول‌ها تست می‌شود زیرا اگر دو مسیر تست شوند ترمزها درگیر می‌شوند؛ بنابراین باید شرط فعال شدن هرکدام از ماژول‌ها جهت تست را خروجی مناسب دیگر سنسور قرارداد.

در زمان عملکرد نرمال سیستم هر یک میلی‌ثانیه یک‌بار کلاک با فرکانس ۱۰۰۰ هرتز وارد یکی از ماژول‌ها می‌شود و ماژول با توجه به اینکه خروجی سنسورها که ورودی ماژول‌ها هستند وضعیت مناسبی دارند، فرمان قطع درایور مربوط به آن سنسور (ماژول) را صادر می‌کند اگر طبق دستور درایور قطع شود باید خروجی سنسور مربوطه که ورودی ماژول فرمان دهنده بوده

قطع‌شده و درنتیجه یعنی اینکه این مسیر و سنسور مربوطه عملکرد نرمالی داشته‌اند و پس‌ازاین مورد سراغ تست دیگر سنسور مربوط به ماژول دوم می‌رود ولی اگر باوجود فرمان ماژول برای قطع درایور هنوز خروجی سنسور موجود باشد به این معنی هست که خطایی در مسیر مربوطه رخ‌داده و دیگر تست سنسور دیگر توسط ماژول دوم انجام نمی‌شود و نتیجه تست به پردازنده‌های کنترلی جهت بررسی و تعمیرات گزارش می‌شود.

ورودی و خروجی‌های این ماژول به شرح ذیل است:

En: ورودی هر ماژول همان‌طور که ذکر شد از خروجی وضعیت سنسور مربوط به دیگر ماژول گرفته می‌شود بدین معنی که زمانی تست انجام می‌شود که سنسورها هردو سالم و خروجی مناسبی را ارائه دهند.

STCLK: این ورودی برای یکی از ماژول‌ها CLK1000NP و برای دیگری CLK1000NN است بدین معنی که این دوکلاک دارای اختلاف‌فازی ۱۸۰ درجه باهم هستند تا در یک‌زمان تنها یکی از سنسورها و یکی از مسیرها تست شوند.

Sensor: این ورودی درواقع وضعیت هرکدام از سنسورها را به ماژول مربوطه گزارش می‌دهد زیرا برای انجام تست توسط هر ماژول باید حتماً هر دو سنسور ورودی مناسبی را در ارائه بدهند. به‌محض رخ داد خطایی در هردو مسیرها این ورودی برای هردو ماژول قطع می‌شود بنابراین رله‌های شماره ۳ و ٤ بازشده و ترمزها درگیر می‌شوند و ماژول‌ها فرمان قطع هر دو درایور را صادر می‌کنند.

Drv – Diss: این خروجی درواقع پس از انجام تست تولید می‌شود به‌طوری‌که اگر خروجی سنسور که ورودی هرکدام از ماژول‌ها هستند شرایط نامناسبی داشته باشند ماژول خطایی را در مسیر مربوطه تشخیص داده بنابراین فرمان قطع درایور مربوطه را صادر می‌کند.

SenOK: این خروجی درواقع وضعیت سنسور و مسیر مربوطه را پس از تست به واحد پردازشگر کنترلی گزارش می‌کند و ورودی ماژول دیگر مربوط به تست را فراهم می‌کند.

۳-۳-٤- ماژول Vital-chr

این ماژول درواقع یک گیت AND با سه ورودی و یک خروجی است

DoorRLock: این ورودی درواقع وضعیت سوئیچ‌های مربوط به درب‌های سمت راست است که همیشه به واحد FPGA گزارش می‌شود.

DoorLLock: این ورودی وضعیت بسته یا باز بودن درب‌های سمت چپ را به FPGA گزارش می‌کند.

BrakeOK: این ورودی وضعیت فشار هوای سیلندرهای ترمز را چک می‌کند.

VCHK: این خروجی درواقع خروجی گیت AND سه ورودی ذکرشده است.

این ماژول درواقع وضعیت سوئیچ درب‌های سمت راست و چپ و همچنین وضعیت فشار هوای سیلندرهای ترمز را چک کرده و درصورتی‌که درب‌ها همگی بسته باشند و فشار هوا در سطح نرمالی قرار داشته باشد آنگاه به درایورهای شماره ۳ و ٤ اجازه تغذیه رله‌ها را داده و پس‌ازآن رله‌ها بازشده و ترمزها آزاد می‌شوند درصورتی‌که هرکدام از ورودی‌ها در وضعیت مناسب قرار نداشته باشند (درب‌ها باز باشند یا فشار هوا در سطح قابل قبولی قرار نداشته باشد.) آنگاه درایورها تغذیه رله‌ها را قطع می‌کنند.

۳-۳-۵- ماژول Safe Stop

این ماژول درواقع یک خروجی ایمن جهت تعیین زمان باز یا بسته شدن درب‌ها را فراهم می‌کند به شکلی که ابتدا فیدبک سرعت را از تاکومترهای نصب‌شده روی چرخ‌های قطار دریافت می‌کند اگر سرعت صفر نباشد خروجی این ماژول اجازه باز شدن درب‌ها را به درایورهای مربوطه نمی‌دهد ولی اگر سرعت صفر نباشد سپس وضعیت ترمزها را چک می‌کند که درگیر هستند اگر ترمزها اعمال نشده باشند بازهم خروجی این ماژول اجازه باز شدن درب‌ها را نمی‌دهد. پس‌ازآن به‌صورت هم‌زمان خروجی درایورها را جهت تعیین وضعیت آن‌ها چک می‌کند اگر هردو درایور به‌صورت هم‌زمان رله‌ها را تغذیه نکنند یعنی رله‌ها باز باشند، آنگاه با توجه به بررسی وضعیت ترمز و سرعت اجازه باز شدن درب‌ها را صادر می‌کند ولی اگر حتی یک درایور هنوز در حال تغذیه رله‌ها باشد هیچ‌گاه اجازه باز شدن درب‌ها صادر نمی‌شود.

ورودی‌ها و خروجی‌های این ماژول به شرح ذیل است:

Drv1Cmd: این ورودی درواقع وضعیت تغذیه یا عدم تغذیه رله شماره ۳ توسط درایور شماره ۳ را گزارش می‌کند.

Drv2Cmd: این ورودی درواقع وضعیت تغذیه یا عدم تغذیه رله شماره ٤ توسط درایور شماره ٤ را گزارش می‌کند.
BrakeOk: این ورودی درواقع وضعیت فشار هوای سیلندرهای ترمز را گزارش می‌کند.
SpeedZero: این ورودی درواقع فیدبکی از سرعت قطار است که از تاکومترها دریافت می‌شود.

۳-۳-٦- ماژول DoorCtrl

این ماژول وظیفه باز و بسته کردن درب‌های سمت چپ و راست را بر عهده دارد. قبل از هر توضیحی درباره این ماژول باید به این نکته توجه کرد که هر قطار تعدادی درب سمت راست و به همان تعداد درب سمت خود دارد که در هر ایستگاه جهت پیاده کردن و یا مسافر گیری بسته به جهت حرکت قطار درب‌های سمت راست یا چپ بسته یا باز می‌شوند رسیدن قطار به ایستگاه از طریق پردازنده‌های کنترلی قطار تشخیص داده می‌شود به‌صورت که در صورت ورود قطار به مدار راه سکوی ایستگاه پردازنده‌ها کدهایی مبنی بر توقف در ایستگاه دریافت می‌کنند و پس‌ازآن فرمان باز شدن درب‌ها در حین مسافرگیری و بسته شدن آن‌ها پس از مسافر گیری را صادر می‌کند. باید توجه داشت که مبنی برجهت حرکت قطار که پردازنده‌ها مسئول تشخیص آن هستند تنها درب‌های یک سمت فرمان باز یا بسته شدن می‌گیرند و دیگر درب‌ها هیچ فرمانی دریافت نمی‌کنند به همین خاطر جهت تعیین این‌که درب‌های کدام سمت اجازه باز شدن دارند برای هر دو ماژول سیگنال جهت حرکت از طرف پردازنده‌ها صادر می‌شود که این سیگنال بدون تغییر به یکی از ماژول‌ها و NOT شده (معکوس شده) به دیگر ماژول ارسال می‌شود.

حال اگر قطار در حالت سکون باشد یعنی ورودی Safe Stop برای این ماژول وجود داشته باشد، فرمان باز شدن درب‌ها از طرف پردازنده صادرشده باشد، سیگنال تعیین وضعیت درب‌ها وارد ماژول مربوطه شود (سیگنالی که نشان دهد درب‌ها بسته یا باز هستند) و این سیگنال نشان‌دهنده بسته بودن درب‌ها باشد و ورودی‌ای که نشان‌دهنده جهت مناسب برای باز کردن درب‌ها است وارد این ماژول شود آنگاه فرمان باز شدن درب‌ها توسط این ماژول ارسال می‌گردد.

حال اگر هرکدام از این ورودی‌ها وجود نداشته باشند یا درب‌ها به‌جای بسته بودن باز باشند آنگاه فرمان بسته شدن درب‌ها صادر می‌شود.

ورودی و خروجی‌های این ماژول عبارت‌اند از:
ODoorLlock: این ورودی درواقع از ماژول Vital-chr می‌آید و وضعیت باز یا بسته بودن درب‌ها را گزارش می‌کند اگر درب‌ها بسته باشند این ورودی موجود است.
DoorRoc: این ورودی دستور باز کردن درب‌های سمت راست است که به‌محض رسیدن قطار به ایستگاه صادر می‌شود و اگر مابقی ورودی‌های این ماژول موجود باشند آنگاه خروجی این ماژول یعنی دستور باز شدن درب‌های سمت راست صادر می‌شود.
DirectionOK: این ورودی درواقع جهت حرکت قطار را نشان می‌دهد این ورودی یک سیگنال است که خودش به یکی از ماژول‌ها و معکوسش به ماژول دیگر وارد می‌شود؛ زیرا باز شدن درب‌های سمت راست یا چپ به جهت حرکت بستگی دارد و در یک‌جهت تنها درهای یک سمت باز می‌شوند و درهای سمت دیگر بسته می‌مانند.
SafeStop: این ورودی نشان‌دهنده حالت ایمن توقف قطار در ایستگاه است و ماژول را مطمئن می‌سازد که قطار طور کامل در ایستگاه متوقف‌شده است زیرا این ورودی درواقع خروجی ماژول SafeStop است.
DoorLoc: این ورودی دستور باز کردن درب‌های سمت چپ است که به‌محض رسیدن قطار به ایستگاه صادر می‌شود و اگر مابقی ورودی‌های این ماژول موجود باشند آنگاه خروجی این ماژول یعنی دستور باز شدن درب‌های سمت چپ صادر می‌شود.
DoorRCtrl, DoorLCtrl: این خروجی‌ها مربوط به ماژول درب‌های سمت راست و چپ می‌باشند به‌گونه‌ای که اگر همه ورودی‌های ماژول‌ها موجود باشند حداکثر یکی از این خروجی‌ها موجود است.

۳-۳-۷- ماژول DrvCtrl

این ماژول کنترل درایورهای شماره ۳ و ٤ را بر عهده دارد به‌گونه‌ای که شامل ٤ ورودی و ۲ خروجی است.
DrvDiss: این ورودی از ماژول SensTest دریافت می‌شود و به معنای دستوری است که هر یک میلی‌ثانیه یک‌بار برای قطع درایورها به‌منظور تست مدارات رابط ترمز و سنسورها صادر می‌شود. اگر این ورودی موجود باشد به معنی این است که زمان قطع درایور است.

درواقع زمانی این ورودی موجود است که زمان تست فرارسیده باشد.

VitalCHK: این ورودی درواقع خروجی ماژول Vital-Chr است که به معنای بسته بودن درب‌های سمت راست و چپ و مناسب بودن شرایط ترمز است.

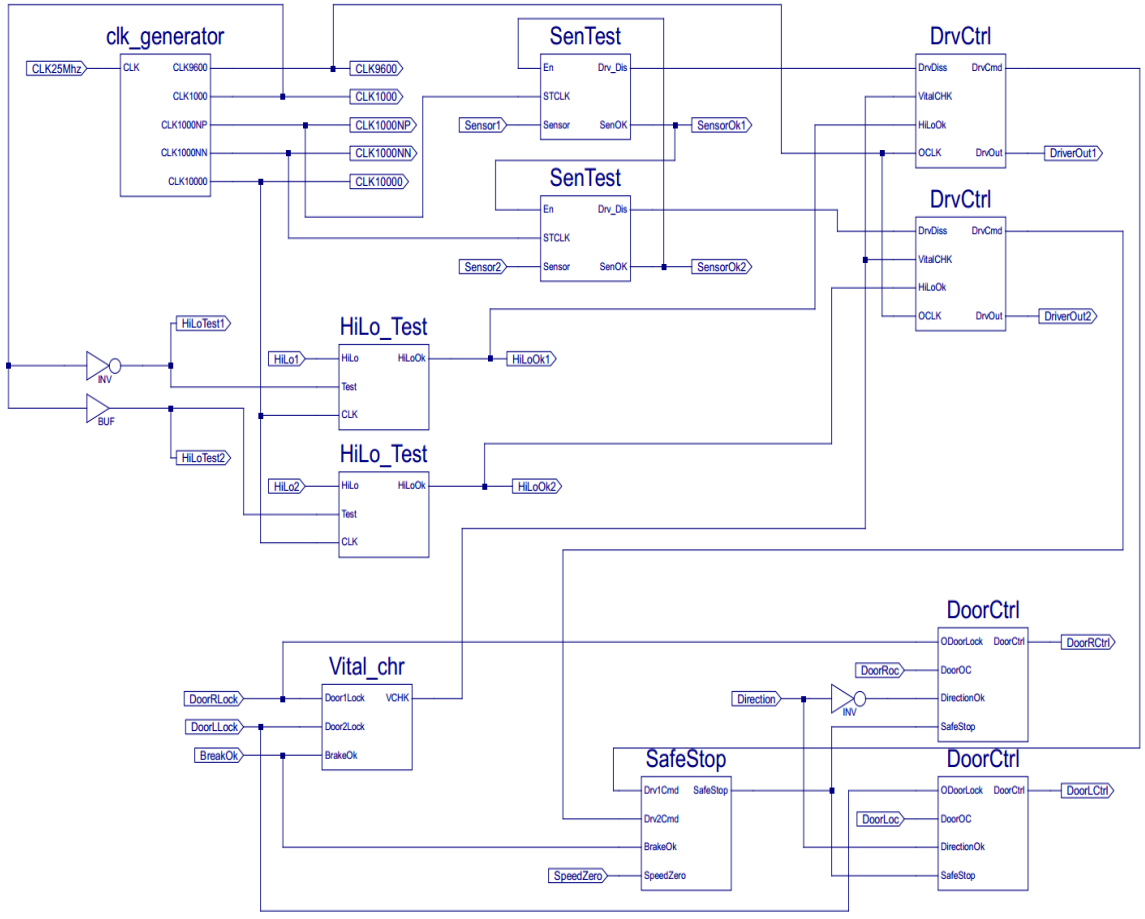
HiLoOK: این ورودی خروجی ماژول HiLo-Test است که به معنای این است که پس از تست مربوط به پردازنده‌ها هیچ‌گونه خطایی در پردازنده‌ها یافت نشده است.

OCLK: این ورودی درواقع کلاک با فرکانس ۹۶۰۰ هرتز است که تغذیه راه‌اندازی درایورها را بر عهده دارد.

DrvCmd: اگر دستور قطع درایورها برای تست وجود نداشته باشد یعنی ورودی DrvDiss ناموجود است و مابقی ورودی‌ها وجود داشته باشند این خروجی وجود داشته و به ماژول SafeStop ارسال می‌گردد.

DrvOut: این خروجی زمانی باعث راه‌اندازی درایور می‌شود که فرمان قطع درایور به‌منظور تست موجود نباشد و مابقی ورودی‌ها وجود داشته باشند که به معنی راه‌اندازی درایورها جهت تغذیه رله‌ها است اگر حداقل یکی از ورودی‌ها وجود نداشته باشند این خروجی قطع‌شده و ترمزها فعال می‌شوند.

در این بخش واحد تشخیص خطا در FPGA شرکت Xilinx و به کمک نرم‌افزار ISE Design Suite تمام مراحل طراحی و پیاده‌سازی شامل ورود طرح، شبیه‌سازی، سنتز، جانمایی و مسیریابی انجام شد.



شکل ۱۱. ساختار بلاکهای طراحی شده در FPGA

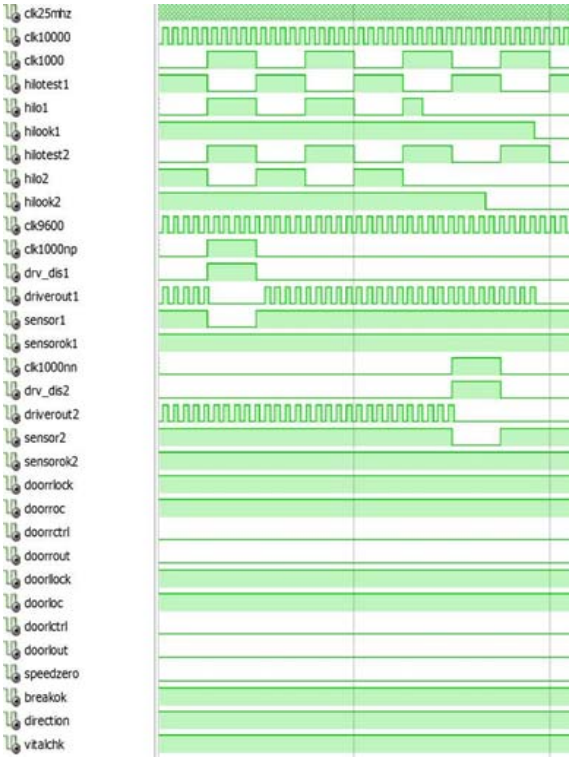
بعدازآن فایل پیکره‌بندی را ایجاد و FPGA را برنامه‌ریزی کردیم. به کمک نرم‌افزار ISE انواع تحلیل‌های زمانی را پیاده‌سازی کردیم. این نرم‌افزار IP Core ها یا کدهای از پیش نوشته‌شده زیادی را در اختیارمان قرارداد که به کمک آن‌ها مدارات بزرگ را سریع‌تر طراحی و تست کردیم. در این مرحله کلیه ماژول‌های سیستم به ترتیب طراحی و پیاده‌سازی شدند و در شکل ۱۱ به وضوح به نمایش در آمده‌اند.

(داودی، ۱۳۹۷)

٤- نتایج شبیه‌سازی

در اینجا با توجه به طراحی انجام شده نتایج شبیه سازی نهایی با توجه به برخی خطاهایی که ممکن است در سیستم رخ دهد به نمایش در آمده است.

به طور مثال در شکل ۱۲ در ثانیه ۲,۷ سیگنال High-Low1 قطع می‌شود. بنابراین پس از کمی تاخیر پاسخی از طرف پردازنده‌ها یعنی همان HiloOK دریافت نمی‌شود. بنابراین خروجی درایور۱ قطع می‌شود.

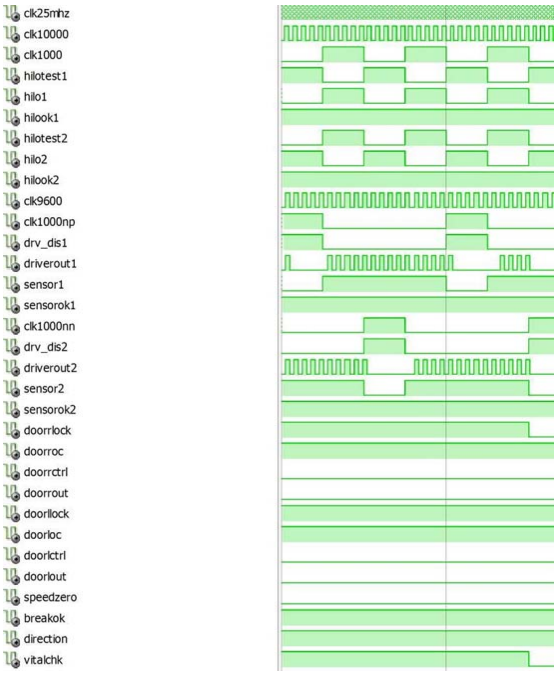


شکل ۱۲. قطع سیگنال High-Low1 در ثانیه ۲,۷

یعنی این خروجی زمانی باعث راه‌اندازی درایور می‌شود که فرمان قطع درایور به‌منظور تست موجود نباشد و مابقی ورودی‌ها وجود داشته باشند که به معنی راه‌اندازی درایورها جهت تغذیه رله‌ها است اگر حداقل یکی از ورودی‌ها وجود نداشته باشند این خروجی قطع‌شده و ترمزها فعال می‌شوند.

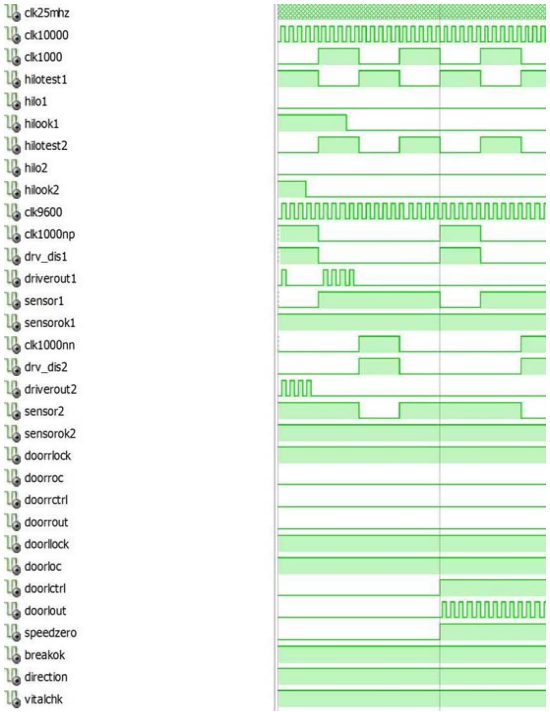
شکل ۱۳ لحظه‌ی خرابی درب ها و واکنش مابقی سیگنال ها به این خرابی را نشان می‌دهد.

شکل ١٤ دستور مربوط به درب‌های سمت چپ در حالت ایمن و وضعیت مابقی سیگنال‌ها را نمایش می‌دهد.



شکل ۱۳. خرابی در درب‌ها

مشاهده می‌شودبا خرابی در درب‌های سمت چپ و راست خروجی درایورهای ۱ و۲ قطع می‌شوند.



شکل ١٤. دستور به درب‌های سمت چپ در حالت ایمن

۵- نتیجه‌گیری

در این مطالعه طرحی ارایه شد که در عین سادگی تمامی نکات ایمنی و قابلیت اعتماد در آن رعایت شده است همچنین طرح ارایه‌شده درواقع شامل دو پردازنده، ٤ مدار رابط ترمز، ۲ مدار رابط کنترل‌کننده دربهای راست و چپ، ٦ رله، ٦ درایور، ۳ سنسور جریان، فیدبک فشار لوله‌های سیستم ترمزی و به ازای هر درب ۱ سوئیچ است. در ابتدا وضعیت سوئیچ‌های دربهای سمت راست و چپ بررسی می‌شوند، اگر دربها بسته باشد ترمزها آزاد می‌شوند و اگر دربها باز باشند، ترمزها درگیر می‌شوند. همچنین در طول عملکرد نرمال سیستم هرچند میلی‌ثانیه یک‌بار وضعیت دربها چک می‌شود و باز شدن دربها را به‌عنوان یک خطا تلقی می‌کند. سیستم طراحی‌شده دارای دو واحد پردازنده کنترلی، یک واحد تشخیص خطا (که وظیفه ردیابی و تشخیص خطا در تمامی اجزای سیستم را بر عهده دارد)، مدارات رابط ترمز و مدارات رابط دربهای سمت راست و چپ است. هرچند میلی‌ثانیه فرآیند تشخیص خطا و عیب‌یابی در کلیه اجزای سیستم انجام می‌شود درواقع واحد تشخیص خطا به‌طور مداوم بر عملکرد کل سیستم نظارت می‌کند. این واحد بر اساس سیگنال‌های High-Low رسیده از طرف پردازنده‌های کنترلی بر پردازنده‌ها، بر اساس سیگنال‌های ارسالی سنسورها بر درایورها، رابط ترمز قطار و رله‌ها و بر اساس جریان سوئیچ‌ها بر دربهای راست و چپ نظارت می‌کند. سپس واحد تشخیص خطا در FPGA شرکت Xilinx و به کمک نرم‌افزار ISE Design Suite تمام مراحل طراحی وپیاده‌سازی شامل ورود طرح، شبیه‌سازی، سنتز، جانمایی و مسیریابی رو انجام شد. بعدازآن فایل پیکره‌بندی را ایجاد کنیم و FPGA را برنامه‌ریزی کردیم. به کمک نرم‌افزار ISE انواع تحلیل‌های زمانی و را برای طرحی که پیاده‌سازی کردیم. این نرم‌افزار IP Core ها یا کدهای از پیش نوشته‌شده زیادی را در اختیارمان قرارداد که به کمک آن‌ها مدارهای بزرگ را سریع طراحی و تست کنیم. در این مرحله ملیه ماژول‌های سیستم به ترتیب طراحی و پیاده سازی شدند.

٦- مراجع

-داودی، م.، (۱۳۹۷)، "طراحی و مدل‌سازی واحد ورودی خروجی دیجیتال سیستم حفاظت خودکار قطار به منظور اعمال ترمز و مقایسه با نمونه واقعی.

-صندیدزاد، م. ع.، (۱۳۹۲)، "کنترل و سیگنالینگ مقدماتی و پیشرفته در راه‌آهن تهران".

-Chou, M., & Xia, X., (2005), "Optimal cruise control of heavy-haul train equipped with electronic controlled pneumatic brake systems", In IFAC Proceedings Volumes (IFAC-PapersOnline),Vol. 38, Issue 1, IFAC. Doi.org/10.3182/20050703-6-cz-1902.02050.

-Class, U., (2016), "Patent application title : pneumatic brake system redundancy in locomotive consists Inventors : Roberto Tione Lauriano torino, IT Assignees : Faiveley Transport Italia S . P . A . Class name : Vehicle railway train Patent application number ", 2015. pp.1–13.

-Di Claudio, M., Fantechi, A., Martelli, G., Menabeni, S., & Nesi, P., (2014), "Model-based development of an automatic train operation component for communication based train control", 2014 17th IEEE International Conference on Intelligent Transportation Systems, ITSC 2014, August, pp.1015–1020. Doi.org/10.1109/ITSC.2014.6957821.

-Konyavskiy, V., Epishkina, A., & Korotin, A. (2016), "The Design of Integrity Monitoring and Reliability Verification System for Critical Information, Transmitted in Automatic Train Signaling System", Based on DMR-RUS Radio Channel. Procedia Computer Science, 88, pp.318–323. Doi.org/10.1016/j.procs.2016.07.442.

-Mohamod, Kasim, S. gaelle, (2014), "Council for Innovative Research", Journal of Advances in Chemistry, 10(1), pp.2146–2161.

-Perez, F., Iovine, A., Damm, G., Galai-Dol, L., & Ribeiro, P., (2019), "Regenerative Braking Control for Trains in a DC MicroGrid Using Dynamic Feedback Linearization Techniques", IFAC-PapersOnLine, 52(4), pp.401–406. Doi.org/10.1016/j.ifacol.2019.08.243.

-Rosberg, T., & Thorslund, B., (2020), "Simulated and real train driving in a lineside automatic train protection (ATP) system environment", Journal of Rail Transport Planning and Management, May, 100205. Doi.org/10.1016/j.jrtpm.2020.100205.

-Rosenthal, D. M., (n.d.), "Simulated and real train driving in a lineside automatic train protection (ATP) system environment", pp.1–6.

-Stover, J. S., (n.d.), "CITYFLO 650 System Overview", pp. 77–90.

-Taylor, P., Schmeitz, a J. C., Besselink, I. J. M., & Jansen, S. T. H., (2012), "Vehicle System Dynamics", International Journal of Vehicle Mechanics and 53(March 2014), pp.37–41.

-Zhang, Y., Cheng, H., Liu, Z., & He, Y., (2010), "The study on electric-pneumatic transfer control of the train brake system", Proceedings - 2010 IEEE International Conference on Intelligent Computing and Intelligent Systems, ICIS 2010, 3(061111009), pp.388–392. Doi.org/10.1109/ICICISYS.2010.5658611.

Design and Modeling of Digital Input-Output unit for Automatic Train Protection System in order to Apply Brakes and Compare with Real Model

Mohammad Ali Sandidzadeh, Associate Professor, School of Railway Engineering, Iran University of Science & Technology (IUST), Tehran, Iran.

Mohammad Reza Davoodi, M.Sc., Grad., School of Railway Engineering, Iran University of Science & Technology (IUST), Tehran, Iran.

E-mail: sandidzadeh@iust.ac.ir

Received: March 2023- Accepted: August 2023

ABSTRACT

One of the most important parts of the safety of each rail network is the fleet cruise control system. All break application processes are carried out in today's modern systems with the help of a system called ATP. This system consists of several units. One of the most important parts of this system is vital digital input and output unit for brake control, which is called VDX. We analyze the automatic train protection system of the made by the Bombardier Company, which is used in the Tehran Metros. Since the VDX unit in this system is responsible for controlling the emergency brakes and the right and left train doors, after examining the unit in this system, a design is presented that, while simplicity all safety and reliability considerations are observed. as well as the proposed design consists of two processors, four brakes, two controllers for the right and left doors, six relays, six drivers, three flow sensors, a pressure pipe for the brake system and a switch for each door. In addition, the proposed design consists of two processors; four break control circuits, two door controllers, six relays, six drivers, three current sensors, a pressure Cylinder pipe for the brake system, and one switch for each door. Initially, the status of the switches on the right and left doors is checked if the doors are closed, the brakes are released, and if the doors are open, the brakes are engaged. The door status is checked once several milliseconds and opening the doors are considered as an error. The designed system has two units, which act as processor and controller, a fault detection unit, brake interface circuits, and right and left door interface circuits. Fault detection and troubleshooting are performed alternatively within milliseconds. This unit monitors the processors based on high/low signals received from controllers of them. This system monitors the drivers, brake interface & relays via some dedicated sensors as well. Current of the switches help monitoring left and right sides door.

Keywords: Brake, VDX, Brake Interface Circuit, Left and Right Control, Fault Detection